

1) TW Laid-open Patent Application 545582

The present invention provides a testing module for a ball-grid array integrated circuit device. The present testing module comprises a testing circuit board, and a testing socket. The testing socket includes a plurality of removable fixing components, which could be fixed onto and detached from the testing circuit board. The testing socket further includes: a socket body, an upper cover hinged at one end of the socket body, and a plurality of conductive probes configured on the socket body. There is upper fastener installed on the upper cover to be engaged with the lower fastener installed on the socket body, so as to fix an integrated circuit device for testing with the socket body and tightly connect the pins on the integrated circuit for testing with the corresponding conductive probes.

中華民國專利公報 [19] [12]

[11]公告編號: 545582

[44]中華民國 92 年 (2003) 08 月 01 日

新型

全 5 頁

[57] Int Cl⁰⁷: G01R31/00

[54]名 稱: 球格陣列型積體電路元件之測試組件

[21]申請案號: 091206425

[22]申請日期: 中華民國 91 年 (2002) 05 月 07 日

[72]創 作 人:

王振芳

臺北縣新店市中正路五三三號八樓

黃耀奎

臺北縣新店市中正路五三三號八樓

[71]申 請 人:

威盛電子股份有限公司

臺北縣新店市中正路五三三號八樓

[74]代 理 人: 黃貞松 先生

王豐平 先生

1

2

[57]申請專利範圍:

1.一種球格陣列型積體電路元件之測試組件, 包括:

一測試用電路板;

一測試插座; 以及

至少一可移除式固定元件以使該測試插座能固定並拆裝於該測試用電路板上。

2.如申請專利範圍第1項所述之球格陣列型積體電路元件之測試組件, 其中該測試插座進一步包括:

一插座本體;

一上蓋, 其係連接於該插座本體之一端, 以固定一積體電路元件於該插座本體上; 及

複數個導電探針, 其係設於該插座

本體上, 以提供該測試用電路板及一被測積體電路元件間電氣連接的管道。

3.如申請專利範圍第2項所述之球格陣列型積體電路元件之測試組件, 其中該插座本體設有至少一穿孔以供該固定元件之用。

4.如申請專利範圍第2項所述之球格陣列型積體電路元件之測試組件, 其中該測試用電路板上設有與該固定元件相互對應之固接孔。

5.如申請專利範圍第2項所述之球格陣列型積體電路元件之測試組件, 其中該測試用電路板上設有與該等探針相互對應之複數個導電接點。

- 6.如申請專利範圍第5項所述之球格陣列型積體電路元件之測試組件，其中該等導電接點上可設有一鍍金層。
- 7.如申請專利範圍第6項所述之球格陣列型積體電路元件之測試組件，其中該鍍金層係藉由塗抹一化學金於該等導電接點上來達成。
- 8.如申請專利範圍第6項所述之球格陣列型積體電路元件之測試組件，其中該鍍金層之厚度約為 $5\mu\sim 50\mu$ 英吋。
- 9.如申請專利範圍第5項所述之球格陣列型積體電路元件之測試組件，其中該等導電接點上可鍍一貴金屬。
- 10.如申請專利範圍第9項所述之球格陣列型積體電路元件之測試組件，其中該貴金屬係為銀。
- 11.如申請專利範圍第9項所述之球格陣列型積體電路元件之測試組件，其中該貴金屬係為鉑。
- 12.如申請專利範圍第2項所述之球格陣列型積體電路元件之測試組件，其中該插座本體設有一積體電路元件承置槽。
- 13.如申請專利範圍第2項所述之球格陣列型積體電路元件之測試組件，其中該上蓋與該插座本體上設有一扣接組件，可將該上蓋與該插座本體扣接在一起。
- 14.如申請專利範圍第2項所述之球格陣列型積體電路元件之測試組件，其中該等探針可為彈性探針(PO GO pin)。
- 15.如申請專利範圍第2項所述之球格陣列型積體電路元件之測試組件，其中該上蓋設有一開口。
- 16.如申請專利範圍第2項所述之球格陣列型積體電路元件之測試組件，其中該上蓋設有複數個開口。

- 17.如申請專利範圍第1項所述之球格陣列型積體電路元件之測試組件，其中該固定元件係為螺栓。
- 18.一種球格陣列型積體電路元件之測試插座，包括：
 - 一插座本體；
 - 一上蓋，其係僅接於該插座本體之一端，以固定一積體電路元件於該插座本體上；
- 至少一可移除式固定元件，其係用以將該插座本體固定於一測試用電路板上，以使該插座本體能拆裝於該測試用電路板上；及
- 複數個探針，其係設於該插座本體上，以提供該測試用電路板及該積體電路元件間電氣連接的管道。
- 19.如申請專利範圍第18項所述之球格陣列型積體電路元件之測試插座，其中該插座本體設有至少一穿孔以供該固定元件之用。
- 20.如申請專利範圍第18項所述之球格陣列型積體電路元件之測試插座，其中該測試用電路板上設有與該固定元件相互對應之固接孔。
- 21.如申請專利範圍第18項所述之球格陣列型積體電路元件之測試插座，其中該測試用電路板上設有與該等探針相互對應之複數個導電接點。
- 22.如申請專利範圍第21項所述之球格陣列型積體電路元件之測試插座，其中該等導電接點上可設有一鍍金層。
- 23.如申請專利範圍第22項所述之球格陣列型積體電路元件之測試插座，其中該鍍金層之厚度約為 $5\mu\sim 50\mu$ 英吋。
- 24.如申請專利範圍第22項所述之球格陣列型積體電路元件之測試插座，其中該鍍金層可藉由塗抹一化學金來達成。

(3)

5

25.如申請專利範圍第21項所述之球格陣列型積體電路元件之測試插座，其中該等導電接點上可鍍一貴金屬。

26.如申請專利範圍第25項所述之球格陣列型積體電路元件之測試插座，其中該貴金屬係為銀。

27.如申請專利範圍第25項所述之球格陣列型積體電路元件之測試插座，其中該貴金屬係為鉑。

28.如申請專利範圍第18項所述之球格陣列型積體電路元件之測試插座，其中該插座本體設有一積體電路元件承置槽。

29.如申請專利範圍第18項所述之球格陣列型積體電路元件之測試插座，其中該上蓋與該插座本體上設有一扣接組件，可將該上蓋與該插座本體扣接在一起。

30.如申請專利範圍第18項所述之球格

6

陣列型積體電路元件之測試插座，其中該等探針可為彈性探針(POGO pin)。

31.如申請專利範圍第18項所述之球格陣列型積體電路元件之測試插座，其中該上蓋設有一開口。

32.如申請專利範圍第18項所述之球格陣列型積體電路元件之測試插座，其中該上蓋設有複數個開口。

10. 33.如申請專利範圍第18項所述之球格陣列型積體電路元件之測試插座，其中該固定元件係為螺栓。

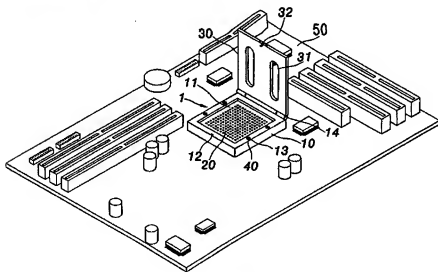
圖式簡單說明：

第一圖 係本創作之立體圖。

第二圖 係本創作之分解圖。

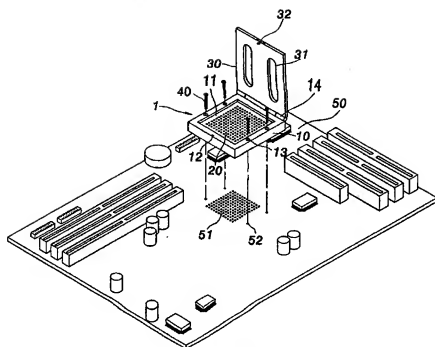
第三圖 係本創作之測試架構圖。

第四圖 係習知之測試插座立體圖。

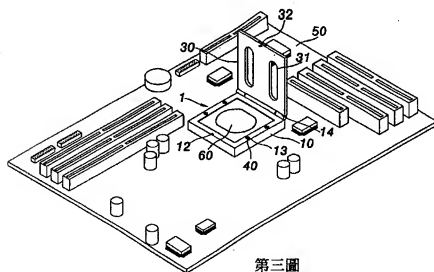


第一圖

(4)

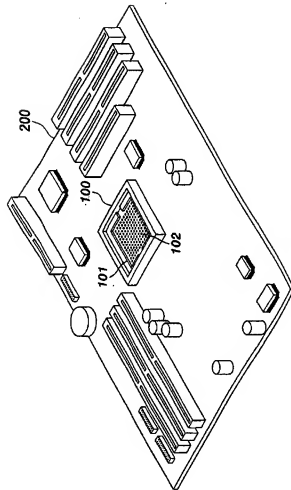


第二圖



第三圖

(5)



第四圖